4.2 Technische Daten der CPU 412-2; (6ES7412-2XG00-0AB0)

CPU und Erzeugnisstand	
MLFB	6ES7412-2XG00-0AB0
• Firmware-Version	V 3.1
zugehöriges Programmierpaket	ab STEP7 V 5.2
Speicher	
Arbeitsspeicher	
• integriert	72 KByte für Code 72 KByte für Daten
• erweiterbar	nein
Ladespeicher	
• integriert	256 KByte RAM
• erweiterbar FEPROM	mit Memory Card (FLASH) bis 64 MByte
• erweiterbar RAM	mit Memory Card (RAM) bis 64 MByte
Pufferung	ja
• mit Batterie	alle Daten
• ohne Batterie	keine
Bearbeitungszeiten	
Bearbeitungszeiten für	
• Bitoperationen	mindestens 0,2 µs
• Wortoperationen	mindestens 0,2 µs
• Festpunktarithmetik	mindestens 0,2 µs
• Gleitpunktarithmetik	mindestens 0,6 µs
Zeiten/Zähler und deren Remanenz	
S7-Zähler	256
• Remanenz einstellbar	von Z 0 bis Z 255
• voreingestellt	von Z 0 bis Z 7
• Zählbereich	1 bis 999
IEC-Counter	ja
• Art	SFB
S7-Zeiten	256
• Remanenz einstellbar	von T 0 bis T 255
• voreingestellt	keine Zeiten remanent
• Zeitbereich	10 ms bis 9990 s
IEC-Timer	ja
• Art	SFB

Datenbereiche und deren Remanenz	
remanenter Datenbereich gesamt (inkl. Merker; Zeiten; Zähler)	gesamter Arbeits- und Ladespeicher (mit Pufferbatterie)
Merker	4 KByte
• Remanenz einstellbar	von MB 0 bis MB 4095
• Remanenz voreingestellt	von MB 0 bis MB 15
Taktmerker	8 (1 Merkerbyte)
Datenbausteine	maximal 511 (DB 0 reserviert)
• Größe	maximal 64 KByte
Lokaldaten (einstellbar)	maximal 8 KByte
• voreingestellt	4 KByte
Bausteine	
OBs	siehe Operationsliste
• Größe	maximal 64 KByte
Schachtelungstiefe	
• je Prioritätsklasse	24
• zusätzliche innerhalb eines Fehler-OBs	2
FBs	maximal 256
• Größe	maximal 64 KByte
FCs	maximal 256
• Größe	maximal 64 KByte
Adressbereiche (Ein-/Ausgänge)	
Peripherieadressbereich gesamt	4 KByte/4 KByte
• davon dezentral	
MPI/DP-Schnittstelle	2 KByte/2 KByte
DP-Schnittstelle	4 KByte/4 KByte
Für jeden Strang, der taktsynchron betrieben wird, d.h. dem ein OB 61 ...62 zugeordnet wurde, halbieren sich die dezentralen Peripherieadressbereiche	
Prozessabbild	4 KByte/4 KByte (einstellbar)
• voreingestellt	128 Byte/128 Byte
• Anzahl Teilprozessabbilder	maximal 8
• konsistente Daten	maximal 244 Byte
digitale Kanäle	32768/32768
• davon zentral	32768/32768
analoge Kanäle	2048/2048
• davon zentral	2048/2048

Ausbau	
Zentralgeräte/Erweiterungsgeräte	maximal 1/21
Multicomputing	maximal 4 CPUs (mit UR1 oder UR2)
Anzahl steckbarer IM (gesamt)	maximal 6
• IM 460	maximal 6
• IM 463-2	maximal 3
Anzahl DP-Master	
• integriert	2
• über IM 467	maximal 4
• über CP	maximal 10
IM 467 nicht gemeinsam mit CP 443-5 Extended einsetzbar	
Anzahl steckbarer S5-Baugruppen über Adaptionskapsel (im Zentralgerät)	maximal 6
Betreibbare Funktionsbaugruppen und Kommunikationsprozessoren	
• FM	begrenzt durch Anzahl Steckplätze und Anzahl Verbindungen
• CP 440	begrenzt durch Anzahl Steckplätze
• CP 441	begrenzt durch Anzahl Verbindungen
• Profibus und Ethernet CPs inkl. CP 443-5 Extended und IM 467	maximal 14

Uhrzeit	
Uhr	ja
• gepuffert	ja
• Auflösung	1 ms
• Genauigkeit bei	
– Netz-Aus	Abweichung pro Tag 1,7 s
– Netz-Ein	Abweichung pro Tag 8,6 s
Betriebsstundenzähler	8
• Nummer	0 bis 7
• Wertebereich	0 bis 32767 Stunden
• Granularität	1 Stunde
• remanent	ja
Uhrzeitsynchronisation	ja
• im AS, auf MPI und DP	als Master oder Slave
Uhrzeitdifferenz im System bei Synchronisation über	
• Ethernet	maximal 10 ms
• MPI	maximal 200 ms

S7-Meldefunktionen	
Anzahl anmeldbarer Stationen für Meldefunktionen (z. B. WIN CC oder SIMATIC OP)	maximal 8
Symbolbezogene Meldungen	ja
• Anzahl Meldungen	
– gesamt	maximal 512
– 100 ms-Raster	keine
– 500 ms-Raster	maximal 256
– 1000 ms-Raster	maximal 256
• Anzahl Zusatzwerte je Meldung	1
– bei 100 ms–Raster	keine
– bei 500, 1000 ms Raster	1
Bausteinbezogene Meldungen	ja
• gleichzeitig aktive Alarm-S/SQ-Bausteine bzw. Alarm-D/DQ-Bausteine	maximal 70
Alarm-8-Bausteine	ja
• Anzahl Kommunikationsaufträge für Alarm-8-Bausteine **und** Bausteine für S7-Kommunikation (einstellbar)	maximal 300
• voreingestellt	150
Leittechnikmeldungen	ja
Anzahl gleichzeitig anmeldbarer Archive (SFB 37 AR_SEND)	4

Test- und Inbetriebnahmefunktionen	
Status/Steuern Variable	ja
• Variable	Ein-/Ausgänge, Merker, DB, Peripherieein-/ausgänge, Zeiten, Zähler
• Anzahl Variable	maximal 70
Forcen	ja
• Variable	Ein-/Ausgänge, Merker, Peripherieein-/ausgänge
• Anzahl	maximal 64
Status Baustein	ja
Einzelschritt	ja
Diagnosepuffer	ja
• Anzahl der Einträge	maximal 400 (einstellbar)
• voreingestellt	120
Anzahl Haltepunkte	4

2. Schnittstelle	
Typ der Schnittstelle	integriert
Physik	RS 485/Profibus
potentialgetrennt	ja
Stromversorgung an Schnittstelle (15 bis 30V DC)	maximal 150 mA
Anzahl der Verbindungsressourcen	16
Funktionalität	
• PROFIBUS DP	DP-Master/DP-Slave
DP-Master	
• Dienste	
– PG/OP-Kommunikation	ja
– Routing	ja
– Äquidistanz	ja
– SYNC/FREEZE	ja
– Aktivieren/Deaktivieren DP–Slaves	ja
• Übertragungsgeschwindigkeiten	bis 12 MBaud
• Anzahl DP-Slaves	maximal 64
• Adressbereich	maximal 4 KByte Eingänge/ 4 KByte Ausgänge
• Nutzdaten pro DP-Slave	maximal 244 Byte Eingänge/ 244 Byte Ausgänge
DP-Slave	
Technische Daten wie 1. Schnittstelle	
Programmierung	
Programmiersprache	KOP, FUP, AWL, SCL
Operationsvorrat	siehe Operationsliste
Klammerebenen	8
Systemfunktionen (SFC)	siehe Operationsliste
Anzahl gleichzeitig aktiver SFCs	
• WR_REC	8
• WR_PARM	8
• PARM_MOD	1
• WR_DPARM	2
• DPNRM_DG	8
• RDSYSST	1 ... 8
• DP_TOPOL	1

Systemfunktionsbausteine (SFB)	siehe Operationsliste
Anzahl gleichzeitig aktiver SFBs	
• RD_REC	8
• WR_REC	8
Anwenderprogrammschutz	Passwortschutz
Zugriff auf konsistente Daten im Prozessabbild	ja
CiR Synchronisationszeit	
Grundlast	100 ms
Zeit pro E-/A-Byte	120 µs
Taktsynchronität	
Nutzdaten pro taktsynchronem Slave	maximal 128 Byte
Maximale Anzahl Bytes und Slaves in einem Teilprozessabbild	Es muss gelten: Anzahl Byte / 100 + Slaveanzahl < 11
Äquidistanz	ja
kleinster Takt	5 ms 2,5 ms ohne Einsatz der SFC 126, 127
Maße	
Einbaumaße B×H×T (mm)	25×290×219
benötigte Steckplätze	1
Gewicht	ca. 0,72 kg
Spannungen, Ströme	
Stromaufnahme aus S7-400-Bus (DC 5 V)	typisch 1,5 A maximal 1,6 A
Stromaufnahme aus S7-400-Bus (DC 24 V) Die CPU nimmt keinen Strom bei 24 V auf, sie stellt diese Spannung lediglich an der MPI-/DP-Schnittstelle bereit.	Summe der Stromaufnahmen der an den MPI/DP-Schnittstellen angeschlossenen Komponenten, jedoch maximal 150 mA je Schnittstelle
Pufferstrom	typisch 40 µA maximal 320 µA
maximale Pufferzeit	ca 356 Tage
Einspeisung externer Pufferspannung an CPU	DC 5 bis 15 V
Verlustleistung	typisch 7,5 W

CPU als DP-Slave

Sie dürfen die CPU nur 1 x als DP-Slave projektieren, auch wenn die CPU mehrere Schnittstellen besitzt.